

超低消費電力半導体集積回路と 長期間動作・低速処理センサ・システムへの応用

山形大学工学部技術部
電子システム技術室 水沼 充

1. はじめに

21世紀は生物学の時代とも言われるが、自然・人間・機械の共存系において、よりよい社会や地球環境の実現に電子デバイスの貢献が期待されている。電子の性質の活用は、真空管、トランジスタ、集積回路と発展し、様々な民生分野や産業分野への応用が拡大されてきた。近年、通信情報化社会の急速な進展に伴い、携帯情報機器の需要が増すとともにハードウェアを構成する半導体集積回路で消費される電力の増大が問題となっている。集積回路で使用される素子も消費電力の小さな素子に移行してきたが、さらなる消費電力の低減が集積回路の最重要課題となっている。回路技術においても、電源電圧や駆動周波数の制御など様々な技術が開発されてきた。このような中で、全く別の観点から消費電力の低減に取り組んだ回路技術が断熱的回路技術である[1][2]。

本稿では、最も広く使われている回路技術の問題点および新しい概念の断熱的回路技術[1][2]について詳しく紹介し、断熱的回路技術の特徴を活用した長期間動作・低速処理センサ・システムへの応用について述べる。

2. 半導体集積回路

良導体(非常に電流を流しやすい固体)ほど電流を流しやすくない、絶縁体(全く電流が流れない固体)のように電流を全く流さないものでない、ある程度の電流が流れるような固体は半導体と呼ばれ、単体と化合物があり、単体にはシリコンやゲルマニウムがある。半導体集積回路は、同一の半導体(主としてシリコン半導体)基板上に多くのトランジスタ、コンデンサや抵抗などを形成し、電子回路を構成したもので、代表的なものにマイクロプロセッサ、メモリ、ロジックなどがある[3]。半導体集積回路には、大きく分けると、①バイポーラ集積回路、②ユニポーラ(MOS、金属酸化膜半導体)集積回路、③①と②が集積されたBiCMOS(バイポーラCMOS)集積回路

があり、最近ではシステムオンチップ(SoC)化が進み集積規模の拡大が続いている[3]。

3. 低消費電力回路技術

1950年に接合型トランジスタが製作され、1961年にバイポーラトランジスタと抵抗を数個集積した集積回路が製品化され、1966年にテキサスインスツルメンツ(TI)社により74シリーズという形名でTTL(トランジスタトランジスタ論理)集積回路が製品化された。TTLは74L, 74LS, 74ALS(4ns, 1.2mW)と低消費電力化・高速化を実現している[3]。1975年に、TTLと比較してより低消費電力化が実現できるCMOS回路技術を用いたCMOS論理集積回路が4000, 4500シリーズとして製品化された。現在、TTLと同じ型番である74HC(8ns, 静止時1nW, 動作時@10MHz 2mW)として多用されている[3]。半導体集積回路の出現により電子機器の小型化、軽量化、低消費電力化、高性能化が飛躍的に進んだ。

4. CMOS回路技術

1958年に集積回路製造のプレーナ技術(拡散層形成時に生成されたシリコン酸化膜を有効に用いる)が開発され、1962年にMOS形FET(電界効果トランジスタ)が製品化された。1967年に革新的な低消費電力回路技術のCMOS(Complementary MOS, 相補形MOS)集積回路が製品化されると、MOS集積回路の実用化が進み、現在、論理集積回路としてCMOS回路技術が幅広く使われている[3]。論理回路には、NOT回路(インバータ回路とも呼ばれる)、AND回路、OR回路の基本回路があり、3つの基本回路を組み合わせて全てのデジタル回路が表現できる。

CMOS回路の長所として、静的な(待機時の)消費電力は極めて小さい、高速である、微細化に適しているという特徴を有し、短所として、過渡的に(動作時に)貫通電流が流れる、入力信号の1周期でエネルギー $C_L V_{DD}^2$ を消費する(C_L : 負荷容量, V_{DD} : 電源電圧)という特性がある[1][2]。

5. CMOS 回路の低消費電力回路としての問題点

CMOS 回路は、微細化、高速化、低消費電力化という特徴を有するため集積回路に適しており、今後も主要な回路技術となる。しかし、CMOS 回路を低消費電力回路として見た場合、無視できない電氣的なエネルギー消費が存在する。主な消費エネルギーとして、(1) C_L 充電時に、電源から $C_L V_{DD}^2$ が供給されるが pMOS トランジスタで $C_L V_{DD}^2/2$ が消費され、 $C_L V_{DD}^2/2$ が C_L に蓄積される、(2) C_L 放電時に、nMOS トランジスタで $C_L V_{DD}^2/2$ が消費される、(3)出力電圧の遷移時に、pMOS、nMOS トランジスタが両方とも導通するとき電源から GND(グラウンド)に貫通電流が流れ消費される、がある[1][2]。消費電力の削減方法として、電源電圧の低減、寄生容量の削減、駆動周波数の制御などの手法が使われてきた。

6. 断熱的回路技術

RC 充放電回路(以下 RC 回路と言う)を考える。RC 回路に V_{DD} の振幅を持つパルス電圧を印加すると、抵抗 R において $CV_{DD}^2/2$ のエネルギーが消費される。一方、RC 回路に振幅 V_{DD} 、周期 $2T$ を持つ三角波電圧を印加すると、抵抗 R で消費されるエネルギーは、平均電流を I とすると、 $I^2 RT = (CV_{DD}/T)^2 RT = (RC/T) CV_{DD}^2$ となる。三角波電圧の立ち上がり時間 T を大きくすれば、抵抗 R での消費エネルギーを小さくすることができる[1][2]。ただし、動作速度を考えると T には限度がある。

これまで提案されてきた断熱的論理回路には、2N-2N2D 論理回路、ADL(Adiabatic Dynamic Logic) 回路、ADCL(Adiabatic Dynamic CMOS Logic) 回路、ECRL(Efficient Charge Recovery Logic) 回路がある。

断熱的論理回路の特徴として、(1)電源に直流ではなく三角波、台形波、正弦波などを用いる、(2)電源回路に共振回路を用いて電気エネルギーの回収、保存、再利用ができる、(3)論理回路出力電圧は電源に同期する、がある[1][2]。

7. ADCL 回路

ADCL 回路は、CMOS 回路と比べて、1桁~2桁のオーダーでエネルギー消費が低減できる[1][2]。また、ADL 回路と比べて、出力レベルが安定である、単一電源でよい、CMOS 論理回路とほぼ同じ簡易さで構成できる、とい

う特徴がある[1][2]。

8. 電源回路

超低消費電力の断熱的論理回路を実現するには、エネルギー回収を目的とした交流電源を必要とする[1][2][4]。使用する電源は、安定性、発振周波数に注意し、低消費電力回路を用いる。電源回路の超低消費電力化が今後の課題である。

9. 長期間動作・低速処理センサ・システムへの応用

自然界における物理量(アナログ量)を測定するセンサは必須のデバイスで、温度、湿度、光、圧力、電圧、電流、磁気などの各種センサが多数使われている。その中でも、計測する速度は比較的遅くても良いが、長期間にわたって低消費電力で動作するセンサ・システムを必要とする場合がある。そのようなシステムの論理回路部に ADCL 回路を用いることで、より低消費電力なシステムが実現できる。センサ増幅回路部、アナログ・ディジタル(AD)変換回路部には MOS 回路を用いてシステムの低消費電力化を図る。

10. まとめ

本稿では、現在、幅広く使われている CMOS 回路の特徴、問題点を挙げ、CMOS 回路よりも低消費電力回路技術である断熱的回路、そして具体的な回路として、ADCL 回路について述べ、長期間動作・低速処理センサ・システムへの応用として、ADCL 回路を用いたセンサ・システムについて述べた。

謝辞

日頃ご指導頂いております応用生命システム工学科、横山道央助教授に深く感謝致します。

参考文献

- [1]高橋, 水沼, “断熱的ダイナミック CMOS 論理回路”, 電子情報通信学会論文誌, VOL. J81-C-II, NO. 10, pp. 810-817, 1998.
- [2]水沼, “超低消費電力・断熱的ダイナミック CMOS 論理 IC の試作”, 第4回工学部技術部研修発表要旨集, pp. 56-59, 1998.
- [3]三菱電機(株)技術研修所編, “わかりやすい半導体デバイス”, オーム社, 1996.
- [4]水沼, 高橋, “断熱的加算/減算器集積回路の消費電力測定と正弦波電源回路の実験的検討”, 平成12年度東北大学技術研究会報告集, 2001.