

パソコンで動作する IC パターンレイアウト設計用ツール

山形大学工学部技術部
応用生命システム工学科 水沼 充

1. はじめに

半導体集積回路(IC)はノート型パソコンや携帯電話などのポータブル電子機器をはじめ多くの機器に利用され、私たちの生活に必要な不可欠のものとなっている。

私が所属する応用生命システム工学科高橋研究室では、ICを志向した電子回路の研究を行っており、ICの研究では、シミュレーションによる回路解析、ディスクリート素子による実特性の評価、ICの設計・試作、試作ICの実特性の評価を行い、結果をフィードバックして、より実用的なICの開発を目指している。

ICの試作は、産官学の協力によってできた全国大学・高専の共同利用センター「大規模集積システム設計教育研究センター」(通称、VDEC)を経由して行い[1]、高橋研究室では、学部4年生および大学院生にICの設計・試作を経験させ、企業の即戦力となり得るようにしている。

IC(以下では特にASIC、特定用途向きICをいう)を試作するには、回路設計とともにマスクパターンのレイアウト設計(以下パターンレイアウト設計という)を必要とする。学部4年生にとって、「パターンレイアウト設計」は初めての経験であるため、高橋研究室では、ワークステーション上のCADシステムを用いて、学部4年生を対象とした特別実習を実施しているが、設計初心者に対して回路図、IC断面図、デザインルールおよびパターンレイアウト図を如何に関連付けさせるかに頭を悩ましている[2]。

パソコンで動作するパターンレイアウト設計用ツールも実際の設計に使えるものとなってきており、初心者の教育にも効果を発揮するものと思われる。

本稿では、パソコンで動作するパターンレイアウト設計用ツールについて紹介する。

2. IC設計の流れ

デジタルICおよびアナログICを設計す

る大まかな流れを図1(a)、(b)に示す。アナログICの設計では、最初に、ICの機能や仕様、回路方式などのシステム設計を行う。回路設計では、プロセス(製造工程)の性能を考えて行う。すなわち、使用するプロセスのデザインルールを考慮してトランジスタのサイズなどを決める。次に、出来上がった回路に基づいて、ICを製造するときに必要なホトマスクのパターンレイアウト設計を

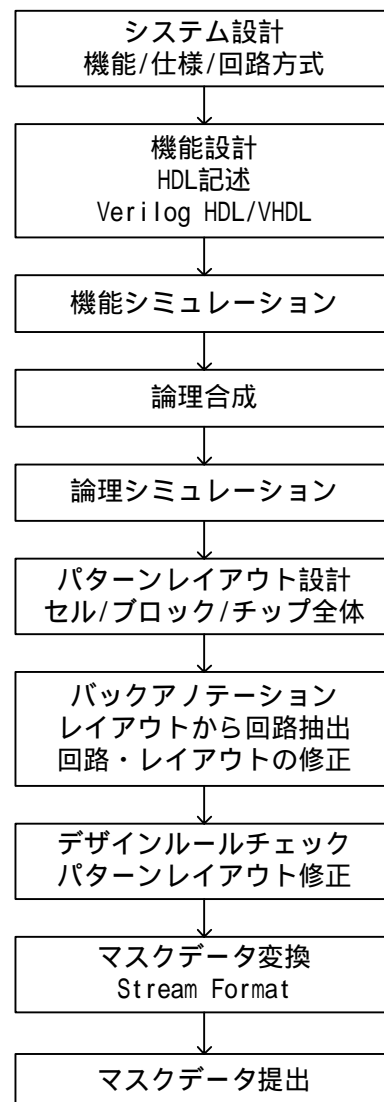


図1(a) デジタルIC設計の流れ

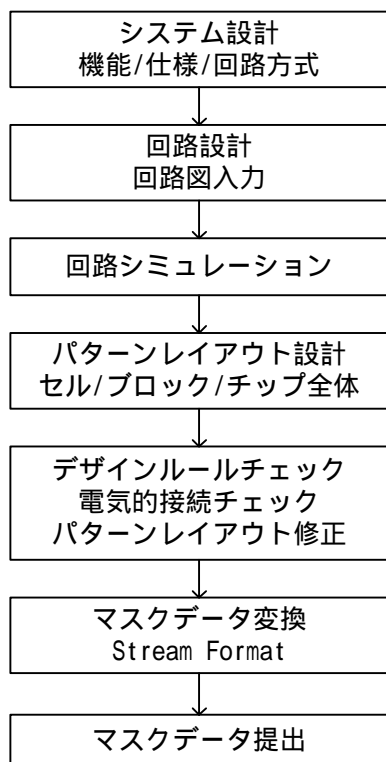


図 1(b) アナログ IC 設計の流れ

行う。レイアウト設計では、セル、ブロック (セルの集まりで階層構造をとる)、およびチップ全体の設計を行う。出来上がったパターンレイアウトに対して、デザインルールチェックを行い、さらに、電氣的な接続チェック (LVS と呼ばれる) を行う。間違いがあれば修正する。完成したパターンレイアウトは GDS-と呼ばれるマスクデータ (Stream Format) に変換する。

3 . パターンレイアウト設計

パターンレイアウト設計とは、トランジスタ、抵抗、コンデンサで構成される回路システムを IC チップ上に配置して、その構成要素間を配線し、マスクパターンを作成する一連の作業である [3]。

設計は、パターン設計規則 (デザインルール) を使い、デザインルールを満たすレイアウトパターンを作成する。デザインルールはプロセス技術者がプロセスの製造精度から決めたパターンの制約条件であり、各層のパターン幅、間隔や各層の重なりなどの許容最小寸法を表し、ルールを満たすパターンレイ

アウトは必ず動作することを保証している [3]。

以下では、設計に必要な、IC の基本素子、マスク、パターンレイアウト図について述べる [3]。

(1) IC の基本素子

モノリシック抵抗

ポリシリコン層を利用したポリシリコン抵抗や拡散領域を利用した拡散抵抗が用いられる。抵抗値は抵抗の面積抵抗率 (シート抵抗)、抵抗の長さおよび抵抗の幅で与えられる。

モノリシックコンデンサ

MOS コンデンサ、pn 接合コンデンサおよび 2 つのポリシリコン層を利用したコンデンサが用いられる。

MOS トランジスタ

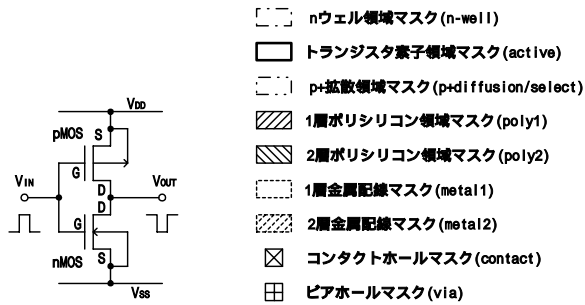
MOS トランジスタは、プロセスが簡単で、同じ面積でもたくさんのトランジスタを実現できる集積性に優れているために広く用いられている。MOS トランジスタには nMOS と pMOS があり、最近では、nMOS と pMOS からなり、低消費電力特性を持つ CMOS が主流である。

(2) マスク

パターンレイアウト設計によって作成されたマスクパターンはホトマスクと呼ばれるガラス乾板上に明暗パターンとして複写される。IC のプロセスでは何枚ものホトマスクを用いてシリコン表面にトランジスタなどの回路素子を作り、その表面上に回路素子間の配線を作っていく。例えば、n ウェル CMOS プロセスでは、図 2(b) のマスクがある。

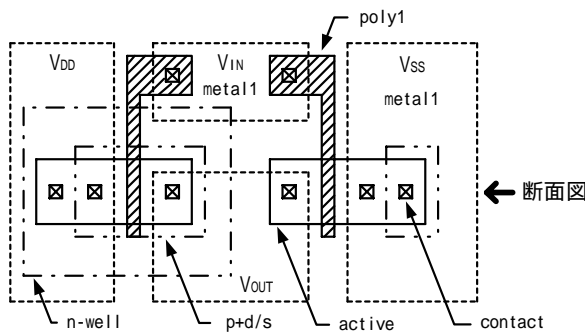
(3) パターンレイアウト図

パターンレイアウト図はマスクパターンを重ねて示したもので、例えば、図 2(c) では n ウェル領域に囲まれた領域に pMOS トランジスタが、囲まれない領域に nMOS トランジスタが形成される。図 2(c) の左側が pMOS で右側が nMOS である。1 層ポリシリコンとトランジスタ素子領域が重なる部分がトランジスタのチャネル部分で、重ならない部分は 2 つに分けられてドレインとソース領域になる。コンタクトホールによってシリコン上部への電氣的接続が可能となり、上部に置かれた金属配線によってトランジスタ間の電氣的接続が行われる。

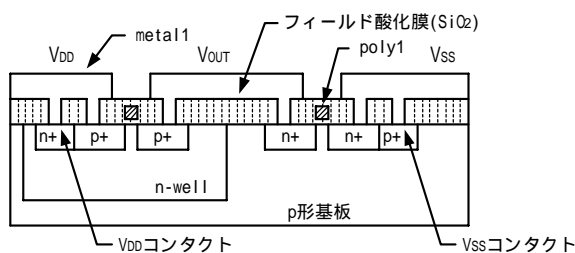


(a)回路図

(b)マスク



(c)パターンレイアウト図



(d)断面図

図2 CMOSインバータ回路

4. パターンレイアウト設計用ツール

パターンレイアウト設計用ツールすなわち CAD ソフトウェアはワークステーションで動作するものが多かった。最近、パソコンの性能が向上したため、パソコンで動作し、実際の設計に使える CAD ソフトウェアもできてきている。CAD ソフトウェアには、フリーのものと市販のものがある。

(1)フリーの CAD ソフトウェア

(a)LASI

手軽なお絵描きツールである。ポリゴンレベルで素子を手書きでき、セルは階層構造に

なっている。ファイル形式は独自形式で、GDS- の Stream Format との変換ができる。オンラインマニュアル、チュートリアル(英語版)も充実している。Windows95/98/NT、DOS で動作する。

(b)Magic

手軽なお絵描きツールである。ファイル形式は独自形式で、GDS- の Stream Format との変換ができる。コマンドやマクロをキーボードから入力する。Unix、Linux、freeBSD で動作する。

(c)Alliance

VHDL で IC の動作を記述し、パターンを自動生成させるものである。Unix、Linux、freeBSD で動作する。

(2)市販の CAD ソフトウェア

(a)Tanner L-Edit Pro

手軽なお絵描きツールである。ポリゴンレベルで素子を手書きでき、セルは階層構造になっている。ファイル形式は独自形式で、GDS- の Stream Format との変換ができる。簡易的な断面形状表示機能もあり、機能は十分である。Windows95/98/NT、Unix で動作する。教育機関向け価格も設定され、機能期間限定のデモ版、期間限定の評価版があり、(株)リアルビジョン(国内代理店)で扱っている。

(b)DesignWorkshop dw-2000

手軽なお絵描きツールである。ファイル形式は独自形式で、GDS- の Stream Format との変換ができる。Windows95/98/NT で動作する。機能限定のデモ版がある。

(c)セイコーインスツルメンツ SX-9000

国内の半導体産業で、よく使われている。Unix で動作する。

(d)Cadence 設計ツール

半導体産業で、よく使われており、デジタル回路、アナログ回路設計で用いられる。Unix で動作する。VDEC 利用者は申請により、無償で使える。

(e)Synopsys 設計ツール

半導体産業で、よく使われており、デジタル回路設計で用いられる。Unix で動作する。VDEC 利用者は申請により、無償で使える。

5. パソコン用ツール L-Edit Pro

米国 Tanner Research 社のパターンレイアウト設計用ツール「L-Edit Pro」はパソコンで動作するアナログ、デジタル、ミックスド・シグナル IC 対応のツールで、レイアウト・エディタ(L-Edit)、スタンダード・セルを使用する自動レイアウトツール(SPR)、レイアウトの断面図を描画するツール(CSV)、レイアウト検証ツール(DRC、LVS)、レイアウトから SPICE ネットリストを抽出するツール(Extract)、機能拡張用プログラマブルインターフェイス(UI)などから構成されている[4]。

ここで紹介するデモ版には、使用期間はインストール後 60 日間、ファイルの保存はできない、GDS- の入力は 20 回まで、

GDS- への出力はできない、DRC、Extract、SPR、UPI、Print は準備されているサンプル・データでしか実行できない、という機能制限がある。必要なシステム構成は、OS：Windows95/98/NT、プロセッサ：486 プロセッサ以降・Pentium133MHz 以上を推奨、RAM：16MB 以上・64MB を推奨、ディスプレイの解像度：800×600 以上、ディスプレイの色数：256 色である。ディスプレイの色数を 256 色に変更しないとレイヤーの重なりを表示できない。

L-Edit Pro をインストールした後、Tanner Demo L-Edit Pro L-Edit Demo をクリックすると L-Edit(Layout Editor for Windows Version 7.11 Demo)が起動される(図 3)。

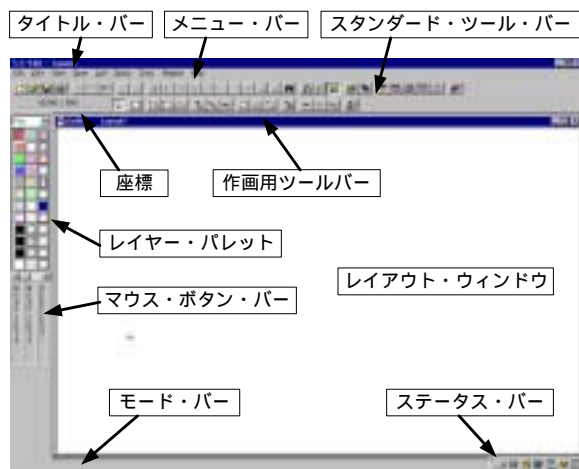


図 3 L-Edit Pro の起動画面

パターンレイアウトを始める前にデザインルールに対応した情報を設定する。情報とは、レイヤーの設定(レイヤー名、GDS 番号、ワイヤー幅、表示の色など)、グリッドの設定、DRC ルールなどである。レイアウトデータは L-Edit 独自のファイル形式である TDB ファイルとして扱われ、セルを基本単位として階層構造を持ち、セル・ブラウザで確認できる。

デモ版では、既にサンプル・データとしてある適当な TDB ファイルを開き、その上に、新たにセルを追加する方法でパターンレイアウトを始める。すなわち、メニューバーの Cell New を選択する。図形の入力は、レイヤー・パレットでレイヤー(図 2(b)参照)を選択し、座標と幅や長さを決めて矩形を入力する。

6. まとめ

パソコンで動作するパターンレイアウト設計用ツールについて紹介した。デモ版はパターンレイアウト設計が手軽に利用できるので、ちょっと体験してみたい、というような場合に使える。また、初心者にも教育的効果が期待できる。

謝辞

日頃ご指導頂いております高橋一清教授に深く感謝致します。また、多くのご教示を頂いております横山道央助教授、庄野和宏助手に感謝致します。

参考文献

- [1]VDEC ホームページ「VDEC の役割」,「VLSI マルチプロジェクトチップ試作の流れ」.
- [2]水沼, “学部 4 年生対象の特別実習「IC のパターンレイアウト設計」”, 平成 14 年度東北地区国立学校等技術専門職員研修電気電子コース技術交流会発表要旨集, pp. 電 61-電 64, 2002 .
- [3]水沼, “集積回路のパターンレイアウト設計 ADCL 回路の設計 ”, 平成 9 年度山形大学工学部技術部技術発表要旨集, pp.26 29, 1997 .
- [4]松尾, “LSI のレイアウト設計を体験する ”, DESIGN WAVE MAGAZINE ,No.21 ,pp.147-157 , 1999 .